

第２章

FM信号の特性をとらえてシンプルな回路方式を考案

Design Wave設計コンテスト2005 Professional部門第1位

山本健児，横田雅也

Design Wave設計コンテスト2005のProfessional部門第１位の設計を紹介する．位相のずれ量が周波数偏移に比例するという特性から，フィードバック・ループや乗算器，テーブルを使わないシンプルな回路方式を考えた．設計した回路はFPGAに実装し，A-D/D-A変換回路と組み合わせて音声出力を行った．四国と関東という離れた地に住む二人は共同して設計を進めるためにインターネットを活用した．二人は一度も会うことなく，回路を完成させた．（編集部）

「きょうも浮世話にふけています」

そんな一文から始まる1通の電子メールが山本から横田のもとに届いたのは，冬も間近い11月20日の深夜のことでした．二人は学生時代から10年来の友人で，四国と関東に別れた今もなお，技術的な与太話を交わしては互いの夢を漠然と暖めあう仲です．今回もまたそんな話かなと思いつつ読んでみると，「ハードウェア実装までやります」，「生の音声を実時間ディジタル復調するデモンストレーションが見られるかも」，「沖縄へ！」といった，いやに具体的な文字が躍っています．山本を激励する返信を書こうとした横田は，さりげなく書きそえられた「いっしょに」のひと言に気がつきました．はめられた….

アイデアを出し合う

わたしたちは当初より，設計仕様書(1)で示されていたPLL（phase-locked loop）方式の回路を改良する正面突破ではなく，できるだけシンプルな方式を考え出して，PLL方式と同等以上の性能を達成することに目標を絞っていました．

PLL方式の要点はフィードバック・ループによる追従動作にあります．PLL方式を基本とし，その回路定数をチューニングしてFMレシーバとしての復調性能を改善することは，HDL設計のプロではないわたしたちには困難なルートに思えました．かりにある程度の結果を出せたとしても，現実の回路実装まで考えると並たいていのできではオリジナリティをアピールできないに違いありません．

そこで，PLL方式の大きな特徴であるフィードバック・ループは使用せず，できれば乗算器も使用しないような単純な方式を見つけ出して回路規模を抑えることを目ざしたのです．

● アイデアは出るもののすべてNG

最初に山本が提示したアイデアは，入力される変調波形のゼロ・クロス点から周期を読み取ることで周波数偏移を得るというものでした．しかし，使用できるビット数から逆算すると，周波数分解能が10kHz～100kHzになることが判明しました．課題で提供されたFM変調データは，最大でも10kHzまでの周波数偏移しかありません．これでは課題のデータを復調できる周波数分解能を確保できません．

次に，波形の傾斜から角周波数を直接計算する方法，波形の周期を直接読み取る方法，中心周波数ちょうどのリファレンス波形と入力波形の振幅の差から位相差を直接検出する方法など，単純と思われる方法のいくつかについて検討してみました．しかしいずれの方法も，分解能が足りなかったり，実用に足る値を得るまでに要するサンプル数が増えてしまうといった問題を持つことがわかりました．

回路規模に目をつぶれば，分解能に関して本命ではないかと考えていた自己相関を用いた簡単な方法がありました．しかし，パソコンで計算してみたところ，分解能が100kHzオーダになってしまうことが判明しました．

復調器内でアップ・サンプリングした後，適当な補間を

施して情報量を増やすという手段を用いれば，いずれの方法も実用化できることでしょう．しかし，実現したいアイデアの規模に比べて不つり合いに大がかりなしかけになってしまいそうで，好ましく思えません．あくまでも最後の手段として取っておくことにしました（結局，今回は使わなかった）．

● 復調対象の分析からアイデアを発見

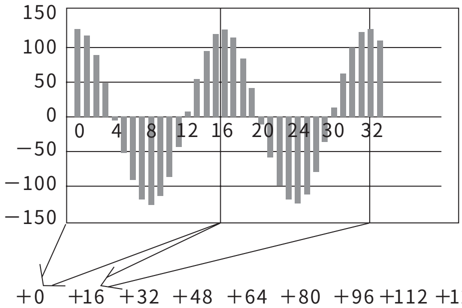
こうしてプロジェクト開始から数日を否定的な結果の導出ばかりに費やした後，頭を冷やすため，自分たちがどの程度厳しいデータを相手にしているのかを実際に目で確認してみることにしました．

図1は，中心周波数が1MHz，周波数偏移が＋10kHzの波形を16MHzでサンプリングし，16サンプルごとに切って並べたものです．つまり，矩形波のFM変調データの＋1側のところだけ取り出したものです．想像したとおり，波形の幅（周期）が変化するようすはとても目には見えません．しかし位相がじりじりとズレていくようすなら目でも見て取れることに気がつきました．

図2に示すように，周波数偏移を大きくしたとき，ズレ量が大きくなることは想像できます．しかし，ズレがあまりに小さいならば，単純な加減算だけではおそらく十分な分解能は得られません．

そこで，このズレ量を感覚的につかむため，各サンプルの値と16サンプル前の値（**図1**では各マスとその1列左隣のマス）の差の累積をとってみました．すると，この値が周波数偏移の絶対量によく比例していることがわかりました．しかも，128サンプルにわたって累積すれば，±10kHzの周波数偏移に対して1000程度の値が得られます．つまり，分解能は単純に考えると最善で10Hz程度です．

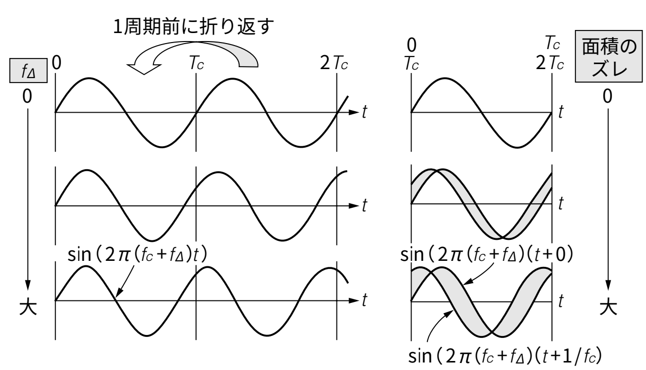
偶然の拾いものにしてはちょっとできすぎた話です．そこで，連続時間のもとでズレ量の理論値の検算を行ったところ，たしかに合致します．さらにその後すぐに，この計算方法を改良して周波数偏移を正負の符号込みで求める方法も判明しました．



	+0	+16	+32	+48	+64	+80	+96	+112	+128
+0	127	127	127	126	124	122	119	116	112
+1	118	115	111	107	102	97	92	86	80
+2	90	84	78	71	64	57	50	42	35
+3	48	40	32	24	17	9	1	−8	−16
+4	−2	−10	−18	−26	−34	−41	−49	−56	−63
+5	−51	−59	−66	−72	−79	−85	−91	−96	−101
+6	−93	−98	−103	−108	−112	−115	−119	−121	−124
+7	−120	−122	−124	−126	−127	−128	−128	−128	−127
+8	−128	−127	−126	−125	−123	−120	−117	−114	−110
+9	−116	−113	−109	−104	−100	−94	−89	−83	−76
+10	−87	−81	−74	−68	−61	−54	−46	−39	−31
+11	−44	−36	−28	−21	−13	−5	4	12	20
+12	6	14	22	30	38	45	53	60	67
+13	55	62	69	76	82	88	94	99	104
+14	95	101	105	110	114	117	120	123	125
+15	121	123	125	127	127	127	127	127	126

図1　FM変調波形を16サンプルごとに切り取って並べてみる

中心周波数が1MHz，周波数偏移が＋10kHzの波形である．サンプリング周波数は16MHzのため，16サンプリングでちょうど1MHzとなる．周期の変化は見た目にはわからない．しかし位相がずれていることはわかる．



（a）FM変調信号（FMIN）　（b）f_cの1周期T_cで折り畳んだ波形

図2　周波数偏移と位相のずれ

周波数偏移を大きくしたときズレ量が大きくなる．

● 不安も残るがかけに出る

もちろんこの事実だけでは，一般的な変調波形についてどのような挙動を示すかわかりません．しかし，配布された変調データを用いて計算を行ったところ，それなりに良好な結果が出てしまいました．その結果を信用するなら，もくろみどおりに，cosテーブルなし，フィードバック・ループなし，フィルタなし，乗算器なし，整数演算のみで復調器を構成できることになってしまいます．

「何かがおかしい」

しかし，12月8日に至ってもわたしたちは，結局これに

勝るような目立つアイデアを思いつかず，この方式にかけてみることにしました．

ちょうどこのタイミングで本誌2005年1月号が発売されました．この号にはコンテスト関連記事[(2)]が掲載されていました．よくまとまっていて非常に参考になったのですが，読む前にはわたしたちの方式が載ってやしないかと肝を冷やし，読んだ後には載っていないがために，この方式の信憑性についてかえって不安でしょうがなくなってしまったのでした….

復調方式について

今回の復調方式のアイデアについて，もう少し詳しく説明します．

まず，FM変調したい信号（変調波）I_sを一定とします（I_sは−1〜＋1の値）．このとき変調信号I_mは，

$$I_m = \sin\left(2\pi\left(f_c + f_\Delta\right)t\right) \quad \cdots\cdots (1)$$

と表現できます．ここでf_cは中心周波数であり，f_Δは周波数偏移でI_sに比例する値となります．わたしたちの見つけた性質とは，離散化したI_mが与えられたとき，次の式で「ズレ量」を計算すればその値が$|f_\Delta|$に比例するということにほかなりません．

$$\sum_{k'-15}^{k'-0} \left| I_m[k] - I_m[k-16] \right| \quad \cdots\cdots (2)$$

式(2)は16サンプルにわたって累積していますが，これは出題データでは$1/f_c$秒間の累積に相当します．そこで$1/f_c$秒間のズレ量，すなわち**図2**のグレーの領域の理論値を

$$\int_{-(1/f_c)}^{-0} \left| \sin\left(2\pi\left(f_c + f_\Delta\right)(t-0)\right) - \sin\left(2\pi\left(f_c + f_\Delta\right)\left(t - \frac{1}{f_c}\right)\right) \right| dt \quad \cdots\cdots (3)$$

で計算し，たしかに$|f_\Delta|$に比例する値になることを突き止めてみます．

まず，この式を直接計算するのではなく，いったんスロープ一つ分の面積（**図3**）を計算します．すると，$4\sin(\pi|f_\Delta|/f_c)$という式が得られます．この式を2倍すれば式(3)にほぼ一致しますから，マクローリン展開時の高次項を落としてしまえば$8\pi|f_\Delta|/f_c$でよく近似できるというところまで導くことができます．より厳密には，変調波形データのビット数などの制約を用いることで，式(3)をこのように丸めてしまってよいことが示せます．

ここまでではf_Δの正負はわからず，実用にはなりません．そこで，式(2)で総和をとっている各差分値に着目します．

差分値$I_m[k] - I_m[k-16]$の符号とf_Δの符号を比較すると，ほぼ**表1**のようになります．つまり，下りスロープの領域においてのみf_Δの符号と各差分値の符号が食い違っているわけです．ということは，そこだけ差分値の符号を反転させてやれば，ほぼすべての項の符号をf_Δにそろえることができ，符号付きでf_Δに比例する値を取得することができるわけです．

これを考慮して式(2)を修正し，

$$\sum_{k'-15}^{k'-0} \left(\begin{array}{l} \texttt{if}\left(I_m[k-1] - I_m[k] \geqq 0\right)\{ \\ \quad I_m[k] - I_m[k-16]; \\ \}\,\texttt{else}\,\{ \\ \quad I_m[k-16] - I_m[k]; \\ \} \end{array} \right) \quad \cdots\cdots (4)$$

を用いれば，f_Δによく比例する値を得ることができます．

ところで，ここでは16サンプルにわたる累積を行っています．±10kHzの周波数偏移に対して500Hz程度の分解能になるので，これではやや粗すぎるように思えます．128サンプルにわたって累積すれば10Hz程度の分解能が得られるのですから，より長時間にわたり累積を行えば分解能を改善できるだろうと考えました．しかし，応答性の悪化や回路規模の増大といった弱点にも結びつきます．そこで，課題で提供された三角波の変調データをこの方式で復調し

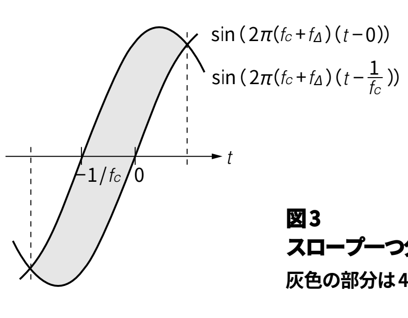


図3
スロープ一つ分の面積の計算
灰色の部分は$4\sin(\pi|f_\Delta|/f_c)$となる．

表1
各差分値の符号の現れかた

f_Δ	差分値	スロープの傾斜
＋	＋	↗(＋)
＋	−	↘(−)
−	−	↗(＋)
−	＋	↘(−)

てみたところ，16サンプルでも意外とガタツキが小さく，形状を視認できたため，十分だろうと感覚的に判断しました．

本来であれば，きちんと定量的に評価を行うべきだったのですが，当時はそういった評価方法に詳しくなく，見た目だけで満足してしまいました．

アイデアの実現

方式を決定してから数日後，さっそく第1版のVHDL記述ができ上がり，シミュレーションによる検証まであっさりと進みました．この時点で米国Xilinx社のFPGA「XC3S200FT256-4」をターゲットに論理合成，配置配線してみたところ，動作周波数が約43MHz，回路規模が605スライスでした．

● 完成への道のり

回路規模の大きさが気がかりでしたが，ひとまず動作したことを喜びました．そして，A-D/D-Aボードを含めたハードウェアの製作を開始することにしました．まだ12月前半とはいえ，当初に掲げた「デモンストレーションを行う」という目標を達成するためには，もうギリギリの日程になっていると判断したからです．

ハードウェアの製作は山本が担当しました．幸いにもロング・メモリを搭載したディジタル・オシロスコープが手元にあり，実際のFM変調波形からシミュレーション用のテスト・パターンを作ることができました．これによって，ハードウェアが完成する前に実機による動作のようすの見当を付けることができます．

ハードウェアは年明け早々の2005年1月3日に完成し，通常の音楽など，複雑な信号の復調に成功しました．

またこのとき，この回路がアンダ・サンプリング領域の動作に対応できることが確認できました．アンダ・サンプリングとは，ナイキスト周波数よりも低いサンプリング周波数でサンプリングされることを言います．つまり，与えられた波形を適当に間引いて処理してもおよそ差し支えなさそうだという実験結果を得たわけです．今回はこの性質を利用することはありませんでしたが，動作周波数を本質的に引き下げたいときには絶大な効果を発揮するに違いありません．

ハードウェアの製作と並行して，横田はノイズや回路規模の削減などの原理的な部分について調査を進めることにしました．しかしこの調査は，残念ながら思うように進みませんでした．

2005年1月末の応募締め切りを10日後に控えた時点でついに時間切れと判断し，原理の改良はあきらめて回路のブラッシュアップに専念することにしました．3日ほどで回路規模を縮小し，動作周波数を一気に150MHzに引き上げることができました．

ここにきて，わたしたちはPLL方式の実装例との比較を行っていないことに強い不安を覚えました．PLL方式を記述する時間はない，乗算器やテーブルがないからPLLよりは小さいに違いない，という想像だけでここまで進んできましたが，それではあまりに根拠が弱いためです．間に合うかどうかはきわどいところでしたが，3日ほどでなんとかPLL方式の回路を完成させました．その結果，実はPLLは50MHzで動作し，回路規模も想像以上に小さく，最初の実装ではかなわなかったことが判明しました．自分たちの見込みの甘さにショックを受けるとともに，いま手元にある回路に自信を持てるようになりました．

最後にダメ押しとして，もうひと手間の回路規模の縮小を行い，動作周波数を155MHzに引き上げました．

残る時間はあと3日，わたしたちはレポート執筆へとなだれ込んだのでした．

2

● 復調回路の設計

復調回路は，まず最初に式(4)をそのまま**図4**のように構成しました．符号制御付き減算器は，**図5**のように構成されるもので，式(4)のかっこの中にあたります．

この回路は取り扱うサンプル数(この場合は16)に比例した個数の演算器を使用しているため，明らかに回路規模が大きく，また終段の16入力加算器が全体の遅延を支配していました．

そこで，直前の計算結果を使い回す構成にすることで，演算器の個数や段数を一気に減らすことにしました．それが**図6**の構成です．入力値$x[1]$～$x[16]$に対する出力値を，

$$X = \sum_{i=1}^{16} x[i]$$

と計算した後で新しい入力値$x[0]$が到着したならば，新しい出力値は，

$$\sum_{i=0}^{15} x[i] = X + x[0] - x[16]$$

と計算すればよい，というだけの話です．

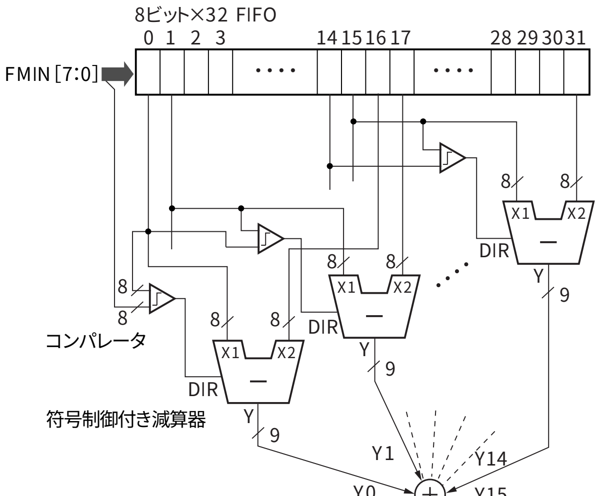


図4　最初の復調回路

式(4)をそのままハードウェア化したもの．

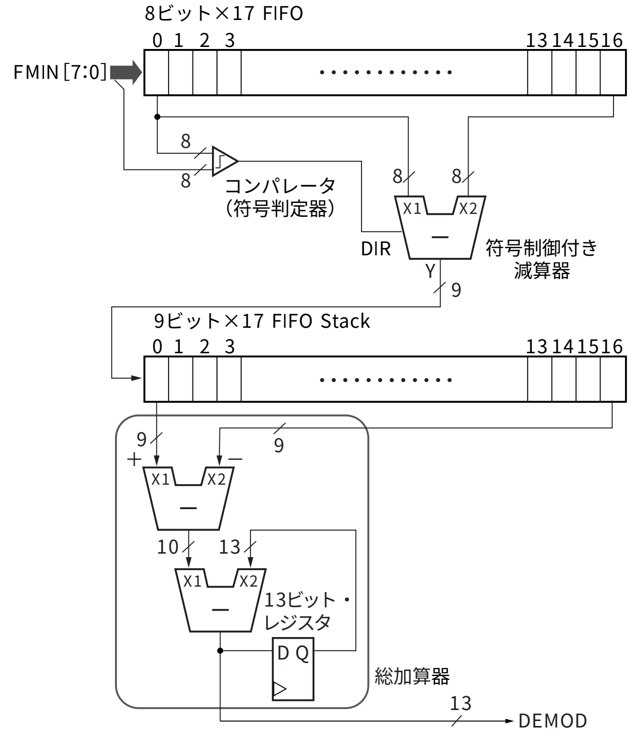


図6　改良した復調回路

直前の計算結果を使い回す構成にすることで，演算器の個数や段数を一気に減らす．

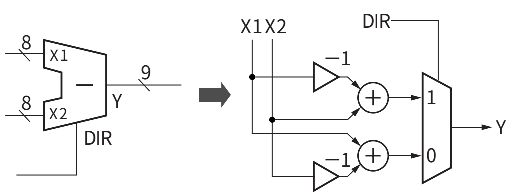


図5　符号制御付き減算器

式(4)のかっこ内に相当する回路．

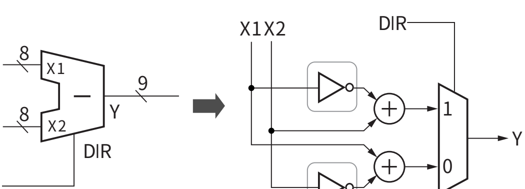


図7　改良した符号制御付き減算器

2の補数をとって正負を反転する箇所を単なるNOTに置き換えた．

これによりフリップフロップ数は増加しましたがLUT(look-up table)数は減少したため，Xilinx社のFPGAで回路規模を示すスライス(Slice)数を削減でき，また動作周波数も高くなりました．

さらにもうひと押しするため，符号制御付き減算器の構成を見直すことにしました．2の補数をとって正負を反転する箇所を単なるNOTに置き換えたのです(**図7**)．この変更を行うと，新しい符号制御付き減算器の出力が本来よりも1小さくなってしまうため，最終的な出力は16小さくなってしまいます．この補正を行う必要がありますが，直前の計算結果を記憶するレジスタにあらかじめ＋16を代入しておけば，その値がずっと残り続けるので＋16の加算回路を用意しなくても済みます．ささいな変更に見えますが，これだけで動作周波数は3%上昇し，LUT数は40%も削減できてしまいました(**表2**)．

スムージングのために使用しているフィルタは，設計仕様書で示されているものと同等の，単純な移動平均フィルタです．ただし，加算器を2分木構造にしたうえで各段にラッチを挿入してパイプライン化することで，動作周波数を改善してあります．

● FPGAへの実装を前提とした検証環境の準備

図8に，今回使用したFM復調器の評価環境を示します．ほんとうはFM信号としてラジオ放送の電波を使いたいところです．しかし，高周波回路の製作と調整には時間がかかりそうです．また，一般のラジオ放送の受信では測定を繰り返したときに再現性がありません．そこで，FM標準信号発生器(SSG)を用いることにしました．この外部変調端子に音声などを入力することで，任意のFM信号を発生

▶ 表2
論理合成・配置配線結果

対象ブロック	遅延時間			回路規模		
	時間[ns]	測定単位	周波数[MHz]	Slice数	Slice FF	LUT
50入力XOR回路	9.418	(1)	—	10	0	17
FIRフィルタ(改善後)	4.047	2.149	247.097	220	394	206
PLL方式復調回路	20.118	10.681	49.706	283	38	421
提案方式復調回路	23.274	12.356	42.966	605	428	855
提案方式(改善—その1)	6.636	3.523	150.693	201	312	80
提案方式(改善—その2)	6.451	3.425	155.015	184	311	48

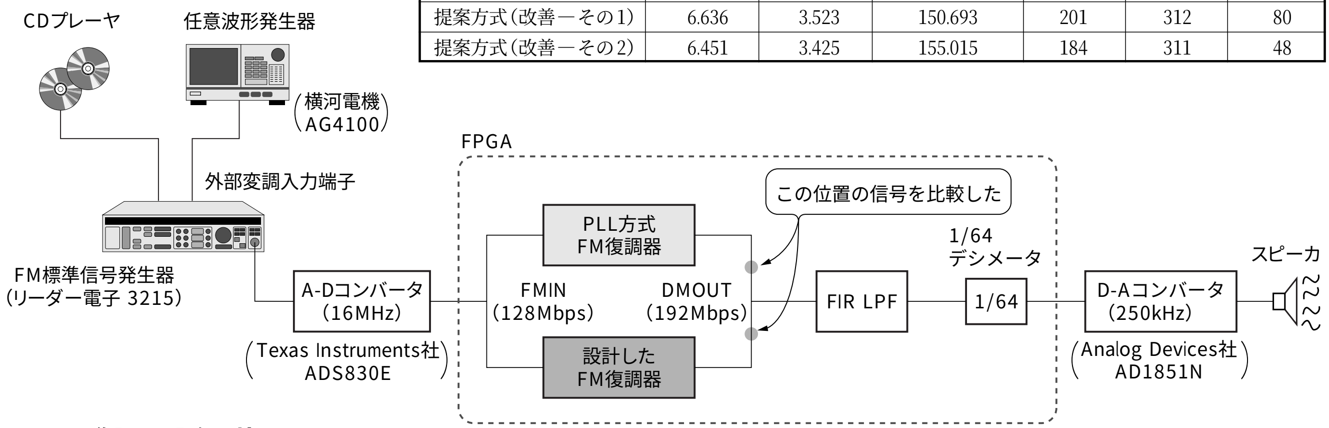


図8　FM復調器の評価環境
FM標準信号発生器(SSG)を使ってFM信号を発生させる．FPGAには，復調回路と出力信号のスムージング・フィルタ，A-DコンバータとD-Aコンバータの入出力インターフェースを実装した．

させることができます．

FPGA上に構成したのは，復調回路と出力信号のスムージング・フィルタ，A-DコンバータとD-Aコンバータの入出力インターフェースです．FPGAの開発環境にはXilinx社の「Spartan-3 Starter Kit」を使用しました．このキットに付属するボードには，FPGA(XC3S200FT256-4)のほか，LEDやスイッチ，シリアル・ポート，VGAポート，1Mバイトの SRAMなどが搭載されており，さまざまな使いかたができます．これだけの機能を備えたボードが1万円強で手に入ることは，わたしたちホビイストにとっては夢のようなことです．論理合成・配置配線ツールはXilinx社の「ISE WebPACK 6.03.03i」です．ISE WebPACKは，無償で配布されています．

● A-D/D-Aボードの製作

実機動作のために製作したA-D/D-Aボードについて説明します．

このA-D/D-Aボードは，A-Dコンバータから FM信号(FMIN)を取り込み，D-Aコンバータによって復調された信号をアナログ波形として再生することを目的としています．コンテストの基本仕様に準拠すると，FMINは分解能8ビット，サンプリング・レート16MHzの信号列です．やや高速な印象を受けますが，ビデオ信号のディジタイザ用を中心に広く流通している8ビット全並列型A-Dコンバータを使用するのが現実的です．D-Aコンバータは音声帯域がカバーできればよいので，PCM音源などで広く活用されている安価なものを選びました．ブロック図を**図9**に，製作した回路を**図10**に示します．

最近では，通信販売サイト(6), (7)で最新の半導体デバイスが少量から入手でき，個人でもずいぶん対応できる範囲が広がりました．

ここで一つ問題となるのがLSIのパッケージです．手作業で配線を行うには，DIP(dual in-line package)だとつごうが良いのですが，現在の標準は表面実装デバイス(SMD：surface-mounted device)です．SMD-DIP変換基板も販売されていますが，サイズの割に高価なことと高速信号の配線に苦労します．

そこで今回は，K2CAD(5)という基板設計CADを利用してプリント基板を自作することにしました．**図11**はK2CADでこの基板を設計中のようすです．初めてのときには勝手がわからずややとまどいましたが，一度設計し始めると手配線よりも効率的です．現在の一般的なインクジェット・プリンタでは200μm～300μmくらいのパターンであれば十分に印刷できますから，0.65mmピッチのQFP(quad flat package)程度の部品を実装するためのマスク・パターンも作成可能でした．

ただし，容易なのはあくまでもツールの操作の話であり，アートワークには苦労します．わたしたちが使用できる感光基板向けにパターンを引くコツは，

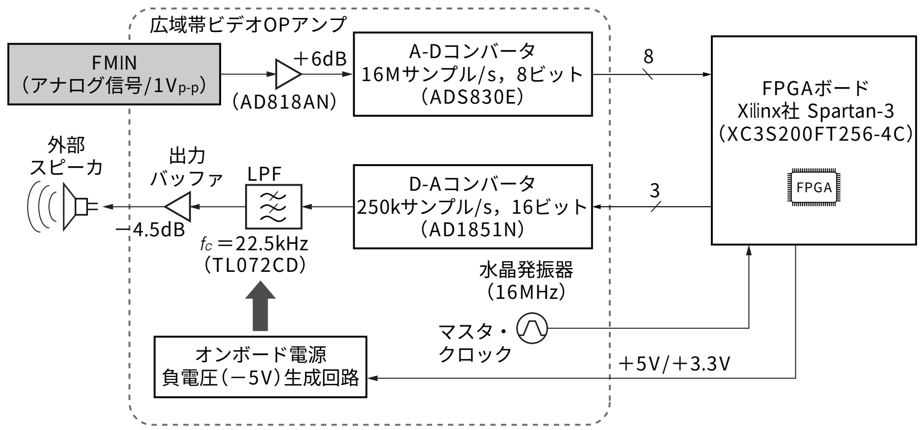
- 信号のパスをできるだけ片面パターンにする
- エッチングで溶かす銅はく量を少なくする
- 部分によってパターン密度に極端な差が出ないようにする

ことです．

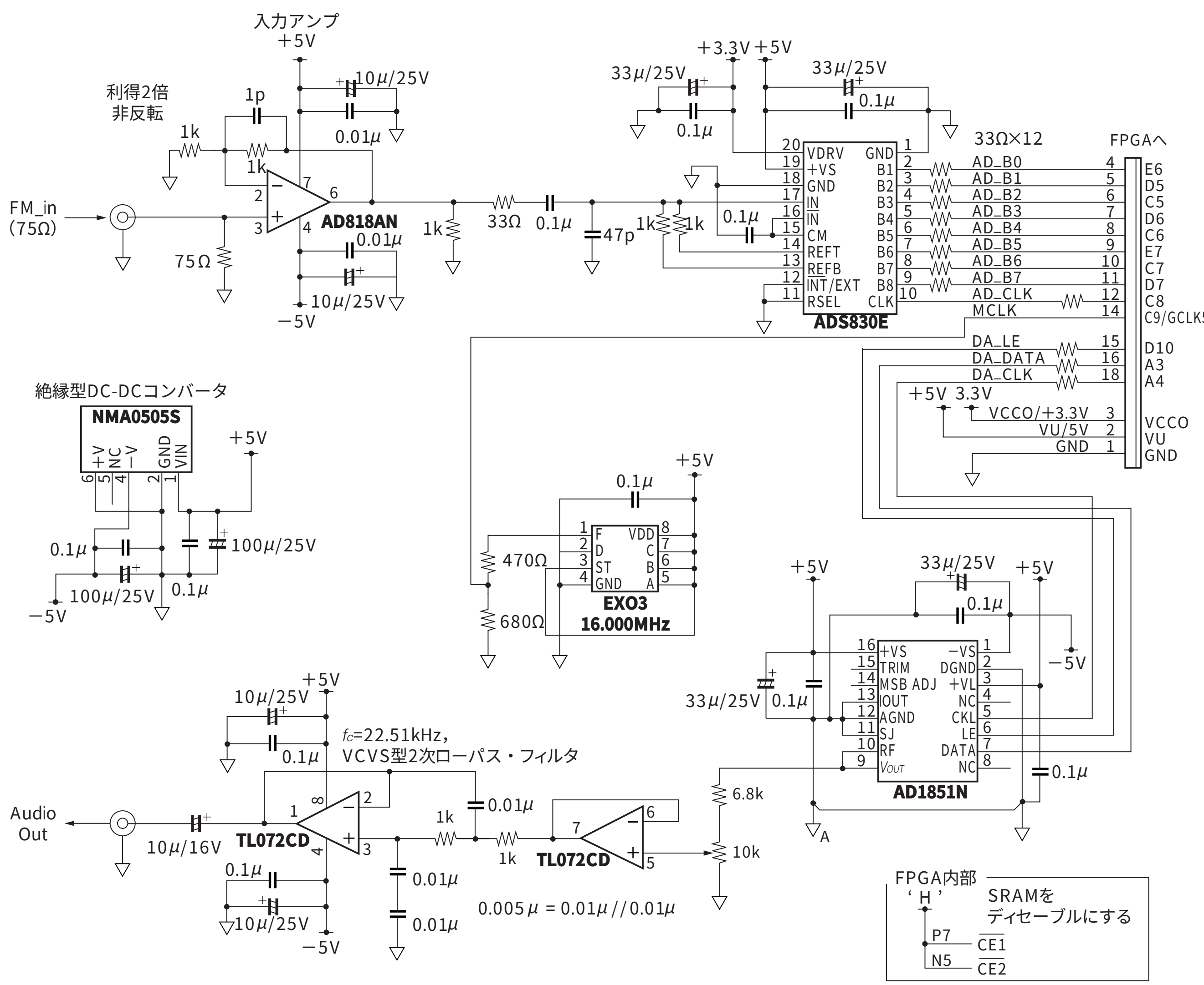
今回は厳密な電気的特性を要求することはないので，安

▶ 図9
A-D/D-A ボードのブロック図

A-D コンバータで FM 信号（FMIN）を取り込み，D-A コンバータによって復調された信号をアナログ波形として再生する．



▼図10　A-D/D-A ボードの回路



価な紙フェノール基板を使用しました．完成した基板を**写真1**に示します．

こうして完成したA-Dコンバータの入力アンプとD-Aコンバータの出力フィルタの周波数応答特性を**図12**と**図13**に示します． 入力アンプはパターン設計と使用している部品の関係で30MHz近傍に共振点を持っていますが，1MHzで使用するので実用上はあまり影響がないと考えました．まだまだ最適化するべきところはありますが，当初の目的を達成できるだけのハードウェア環境は整備できたため，ひとまず完成としました．

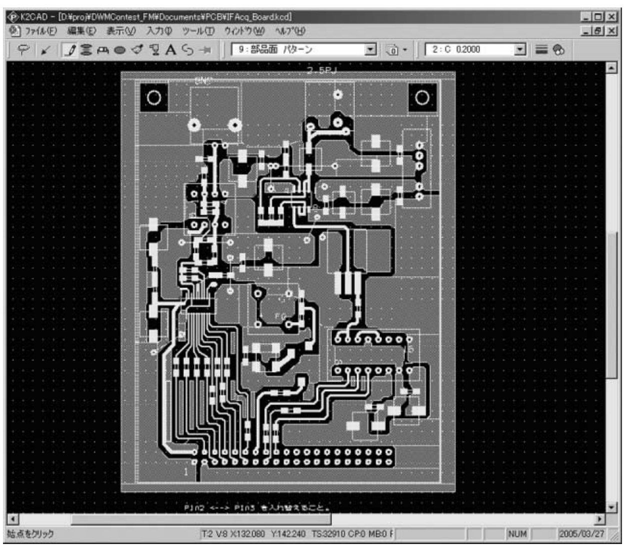


図11　プリント基板CADのK2CAD
A-D/D-Aボードを設計中の画面．

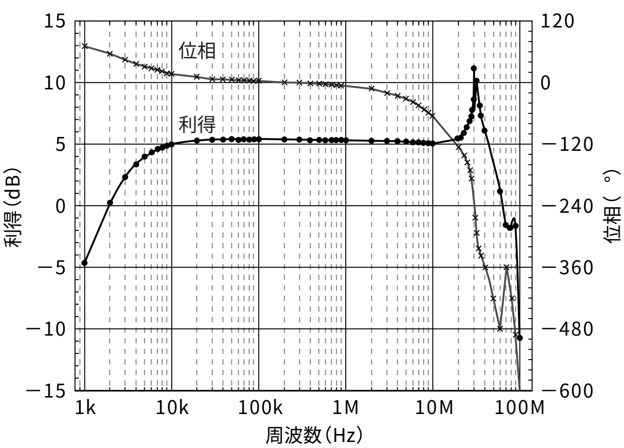


図12　入力アンプの周波数応答特性
ビデオ用OPアンプを使用して構成している．パターン設計や使用している部品の関係で30MHz近傍に共振点がある．しかし，1MHzで使用するので実用上の問題はない．

● **感動!! 音声が出た**

2005年1月3日．A-D/D-AボードとVHDLによって論理合成した新方式の回路をつなぎ合わせるときがやってきました．

FPGA内部バスとA-Dコンバータのインターフェース回路は，事前にロジック・アナライザとオシロスコープで十分に検証しておきました．どんなささいなことでも，排除可能な不安要素は前もってつぶしておかないと泥沼にはまります．お互いの作業を統合したときに問題が発生した場合，その解決には想像以上の時間を取られるので，動作確認にはとくに気を遣いました．

すでに実波形を用いたHDLシミュレーションで**図14**のような結果を得ていたので，インターフェースさえ確実に

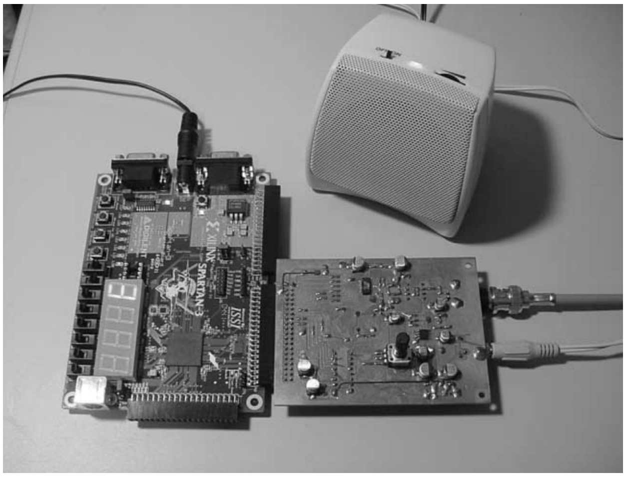


写真1　FPGAボードとA-D/D-Aボード
FPGAボードはXilinx社の「Spartan-3 Starter Kit」に付属のもの．A-D/D-Aボードは，感光基板を使用して製作した．

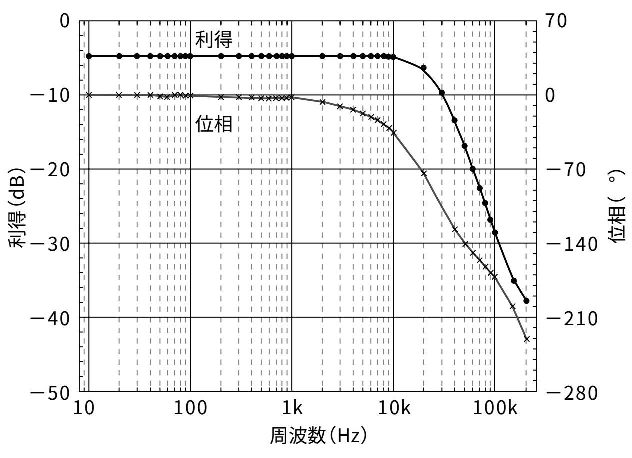
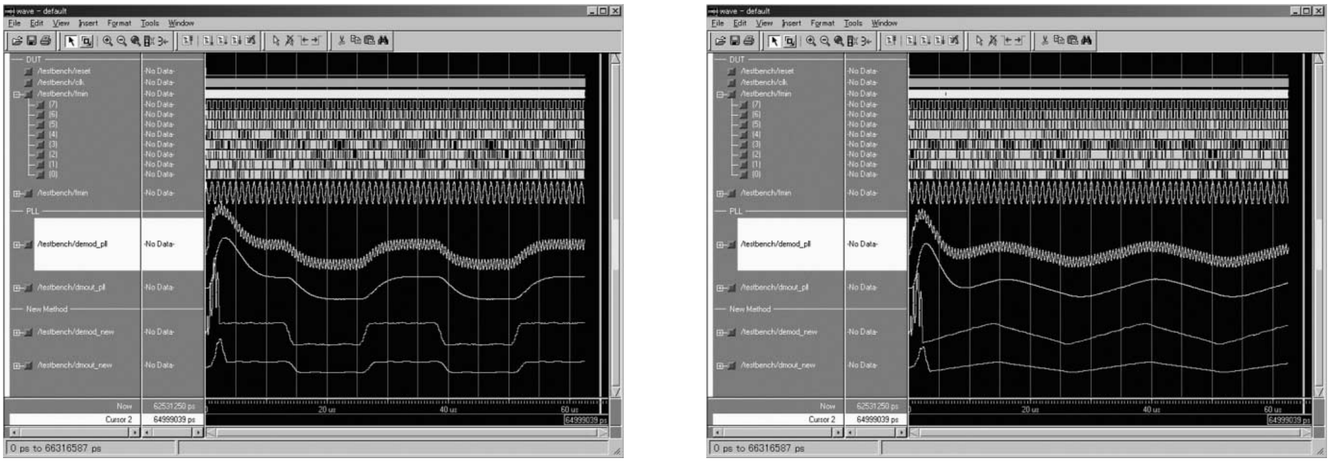


図13　出力フィルタの周波数応答特性
VCVS型2次ローパス・フィルタをOPアンプのTL072CDで構成している．

2



（**a**）く形波　　（**b**）三角波

図14　シミュレーション波形
課題で与えられたく形波と三角波をシミュレーションしたもの．

動作すればだいじょうぶだろうと予想していましたが，現実にCDプレーヤで再生した音楽がFPGAを通過して聞こえたときには何物にも代え難い感動を覚えました．

わたしたちが考えた方式とPLL方式の性能を比較するために，正弦波と三角波の復調波形を**図15**と**図16**に示します．PLL方式ではループ・フィルタの出力が発振しているため，復調結果を得るにはフィルタが必須です．一方，わたしたちが考えた方式では，フィルタを通過させなくてもまずまずの波形が得られています．もちろん，PLL方式と同一の復調結果を得るにはフィルタを通さなければなりませんが，フィルタなしでも実用上問題ないレベルで十分に音楽を聞くことができました．

● 日々のやり取りと作業ツール

ところで，遠く隔たった二人が作業を進めるには，インターネットを利用したコミュニケーションが欠かせませんでした．最初は電子メールだけを利用していましたが，すぐにまどろっこしくなって電話でのやりとりを始めます．そして月をまたいで電話代に恐怖するようになったため，チャット・ソフトウェア（Skype[(3)]）に移行し，以後はファイル転送を交えつつ音声チャットで議論するという形態で作業を進めました．使用感は電話と同様です．細かなニュアンスを伝えることができて費用も抑えられるので，なかなか便利です．しかしその反面，どうしても用件以外の雑談に話がずれがちですし，その場だけで思いつくアイデアには限度があります．そこで，あらかじめまとまった分量を電子メールで報告し，煮詰めた時点から音声チャットで相談するように互いに自制することで，むだなく時間を利用するように努めました．

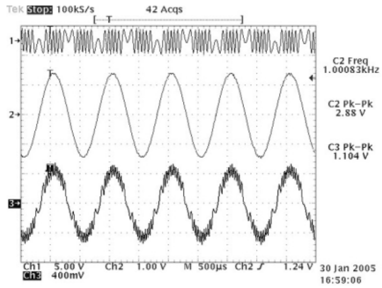
また，アルゴリズムの検証では，当初はScilab[(4)]を活用して標準的なツールの利用経験を積むという予定だったのですが，結局，PerlとExcelばかりを使ってしまい，やがて紙と鉛筆をメインとして検討するようになりました．やはりすんなりと一石二鳥とはいかず，日ごろから手になじませておくことが必要なのだと思いました．

エピローグ

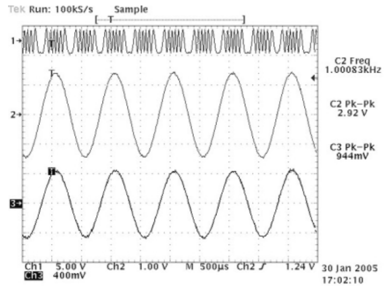
こうして締め切り秒読み段階に滑り込みでレポートを提出し，結果が通知されるまでやきもきして過ごした二人は，沖縄の地で再会するに至ります．あの秋の夜からさらにさかのぼること，じつに2年ぶりの再会でした．

発表会では，学生の皆さん方のレベルの高さと若いパワーを目の当たりにして頼もしく思うとともに，わたしたちまで学生時代に戻ったかのようにリフレッシュできました．おかげで，勢いあまって少々悪ノリしてしまいましたが，楽しく発表とデモンストレーションを行うことができました．

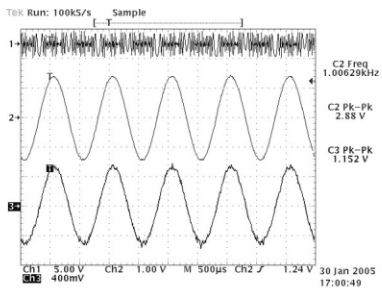
発表会後の懇親会にも参加させていただき，ふだん本誌などの誌面でしかお目にかかれない先生方や企業の方と直接お話しすることができ，アマチュアでありながら非常に貴重な経験を得ることができました．わたしたちの提案した方法へのアドバイスを数多くいただくことができ，新た



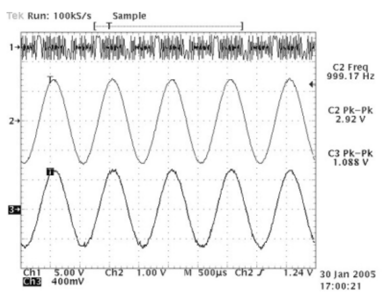
(**a**) PLL方式(フィルタなし)



(**b**) PLL方式(フィルタあり)

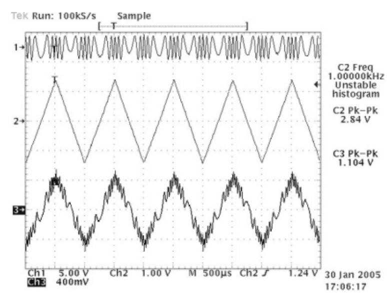


(**c**) 設計した方式(フィルタなし)

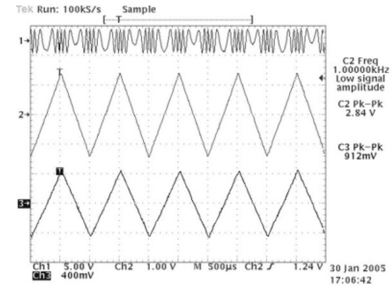


(**d**) 設計した方式(フィルタあり)

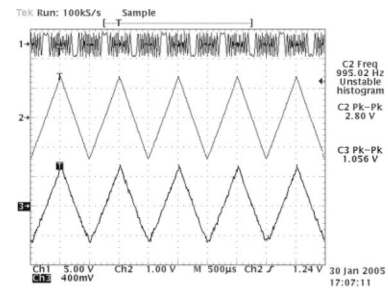
図15 正弦波の復調波形
上から,FMIN,変調波形,復調波形.



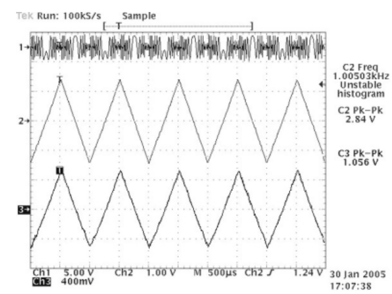
(**a**) PLL方式(フィルタなし)



(**b**) PLL方式(フィルタあり)



(**c**) 設計した方式(フィルタなし)



(**d**) 設計した方式(フィルタあり)

図16 三角波の復調波形
上から,FMIN,変調波形,復調波形.

な目標も生まれました.

レポートを提出すれば寝不足の日々が終わるかと思いきや,まだまだおもしろい問題が次々と見つかって,そうやすやすとは眠れそうにありません.これからも本コンテストや本誌を通じて楽しく勉強させていただこうと思っています.読者の皆様にとってわたしたちのつたない文章が本コンテストを知るうえでのご参考になりましたら,これに勝る喜びはありません.

参考・引用*文献

(1) 和田知久;ディジタルFMレシーバ設計仕様書,Design Wave Magazine,2004年11月号.
(2) 西村芳一;ディジタルFMレシーバの実現方式を検討する,Design Wave Magazine,2005年1月号.
(3) Skype Technologies社のホームページ,http://web.skype.com/home.ja.html.
(4) Scilabのホームページ,http://scilabsoft.inria.fr/.
(5) 基板設計エディタK2CADのホームページ,http://www.yansoft.com/k2cad/.
(6) RSオンラインのホームページ,http://www.rswww.co.jp/.
(7) エリスショップのホームページ,http://www.elisshop.com/.

やまもと・けんじ
よこた・まさや

<筆者プロフィール>

山本健児. 四国在住のサラリーマン.かつては電子工作を趣味としていたが,気がつくと最近は中古測定器収集家に転身中.あまりの重量でそろそろ家の床が危ない.
横田雅也. 関東在住のサラリーマン.ふだんは計算機やアルゴリズムの基礎的な話題に興味を持つが,目下のところ本稿から発展した話題の勉強に夢中.好物は「つけてみそかけてみそ」.